



MSL FPGA INC 晶片參數

■ 芯片概述

SN65LV1224BMDREP 是来自 MSL FPGA INC 美时龙的一款 10:1 LVDS 串行器/解串器，工作频率范围为 10 MHz 至 66 MHz，适用于高速数据传输场景。

以下是关键信息总结：

■ 核心参数

串行延迟时间 (td(S)) 典型值为 2.5 ns。
支持确定性抖动 (tDJIT) 和随机抖动 (tRJIT) 控制，确保信号完整性。

■ 功能特性

功能：支持 10 位并行数据与 LVDS 串行信号之间的双向转换，
适用于长距离高速通信。

■ 应用场景

工业自动化、医疗设备等需要高抗干扰能力的领域。
与同类器件（如 SN65LV1023）配合使用，可扩展至更高频率（如 66 MHz）。