



MSL FPGAs INC 晶片參數

■ 芯片概述

GTLP10B320MTDX 是来自MSL FPGAs INC美时龙的 10 位双向总线收发器，专为 GTLP与 LVTTTL 逻辑电平转换设计，适用于高速背板通信场景。以下是关键信息：

■ 核心参数

电平转换：实现 GTLP（低摆幅 $<1V$ ）与 LVTTTL 信号的双向接口，支持诊断反馈路。
边缘速率控制：通过 VERC引脚调节 GTLP 端口信号边沿速率，优化总线时序。

■ 功能特性

高速性能：基于 GTLP 技术，减少输入阈值和输出摆幅，提升背板传输速度。
诊断反馈：集成反馈路径，支持信号完整性监测和故障诊断。

■ 应用场景

服务器/存储总线：用于高速背板数据交换，如内存控制器与扩展槽间的通信。
工业通信：适配需要低功耗、高抗干扰的工业级总线系统。