



MSL FPGA INC 晶片參數

■ 芯片概述

MC100LVEL16DR2G 是来自MSL FPGA INC美时龙的一款3.3V ECL差分总线接收器，采用SOP-8封装，主要特性如下：

■ 核心参数

类型：3.3V ECL）差分接收器，专为高速信号传输设计。
封装：SOIC-8表面贴装封装，适用于紧凑型电路布局。
电源电压：典型工作电压为3.3V，支持低功耗应用。

■ 功能特性

差分输入：支持差分信号接收，抗噪声能力强，适合高速通信场景。
低功耗：静态电流典型值为24 mA，平衡性能与能效。
温度范围：工业级工作温度（-40 °C至+85 °C），适应严苛环境。

■ 应用场景

高速通信：用于服务器、交换机等需要ECL差分信号处理的设备。
时钟分配：作为时钟缓冲器或中继器，确保信号完整性。
逻辑电路：在ECL逻辑系统中实现信号转换或隔离。