



MSL FPGA INC 晶片參數

■ 芯片概述

PALCE26V12H-15JC/4 是来自MSL FPGA INC美时龙的PALCE系列可编程逻辑器件（PLD），采用CMOS E2CMOS技术，属于高密度可擦除可编程只读存储器（EEPROM）逻辑阵列，适用于工业控制、通信接口等场景。以下是其关键信息：

■ 核心参数

宏单元数量：26个 输入/输出引脚：12个（具体封装可能影响实际可用I/O数）。
封装类型：PLCC-28（J型封装）工作电压：5V（典型值）。
最大延迟时间：15ns（后缀“-15JC”表示速度等级）。

■ 功能特性

非易失性存储：支持电擦除编程，掉电后配置不丢失。
灵活逻辑配置：可通过软件工具（如Lattice的开发环境）实现自定义逻辑功能。

■ 应用场景

工业控制：替代传统74系列逻辑芯片，实现复杂逻辑电路。
通信接口：用于协议转换或信号调理。