



## MSL FPGA INC 晶片參數

### ■ 芯片概述

LT6402CUD-12#PBF 是来自MSL FPGA INC美时龙的一款低失真、低噪声差分放大器/ADC驱动器，专为高速信号处理设计，适用于通信收发器和数据采集系统。

以下是其关键信息：

### ■ 核心参数

带宽：300MHz（-3dB），支持 DC 至 300MHz 信号处理。

增益：固定增益 12dB，优化驱动高速 ADC。

电源电压：单电源 5V（4V–5.5V），功耗 30mA。

### ■ 功能特性

低噪声性能：输入噪声密度 2.6nV/√Hz，噪声系数 15dB（20MHz）。

低失真：OIP3 43dBm，HD3 -82dBc（20MHz，2V峰峰值）。

集成滤波：内置 75MHz 差分低通滤波器，减少外部元件需求。

灵活配置：支持差分输入/输出，输出共模电压可调（Voc引脚）。

### ■ 应用场景

通信收发器：驱动高速 ADC（12/14 位）或作为差分增益模块。

数据采集系统：适用于 DC 至高频信号链，如医疗仪器和测试设备。