



MSL FPGA INC 晶片參數

■ 芯片概述

CY2DM1502ZXCT 是来自 MSL FPGA INC 美时龙的一款高速信号分配缓冲器，属于 1:2 CML/LVPECL 输入转 CML 输出扇出缓冲器系列，专为低抖动时钟分配和高速数据传输设计，适用于通信、数据中心及工业自动化领域。

以下是其关键信息：

■ 核心参数

输入/输出类型：支持 CML (Current Mode Logic) 和 LVPECL (Low-Voltage Positive Emitter-Coupled Logic) 输入，输出为 CML 信号。

信号分配比例：1 输入对应 2 输出，支持低至 20 ps 的输出间最大偏移 (Output-to-Output Skew)。

■ 功能特性

提供 1:2 信号扇出，支持时钟信号分配，适用于高速差分信号传输。
低抖动设计，适合千兆以太网、光纤通道等高频应用。

■ 应用场景

高速通信：用于 5G 基站、光模块的时钟信号分配。

数据中心：服务器背板的高速信号同步。