



MSL FPGA INC 晶片參數

■ 芯片概述

NB3N5573DTR2G 是来自 MSL FPGA INC 美时龙的一款锁相环 (PLL) 时钟发生器，支持晶体输入频率转换，适用于高速通信和定时同步场景。

以下是其关键信息：

■ 核心参数

输入频率范围：支持DC至350MHz的宽频输入，兼容LVC MOS/LVT TTL逻辑电平。

输出通道数：提供4路独立输出，支持1:4时钟分配，输出延迟偏差<50ps。

功耗特性：典型工作电流低至15mA (3.3V供电)，待机模式功耗<1 μA。

■ 功能特性

低抖动性能：输出时钟相位抖动<100fs RMS (12kHz-20MHz带宽)，适用于高速数据传输场景。

使能控制：支持全局使能引脚 (OE)，实现快速启停以降低系统功耗。

温度稳定性：工业级温度范围 (-40 ~ +85)，保证极端环境下时钟信号可靠性。

■ 应用场景

通信设备：用于5G基站、光模块中时钟同步，确保多通道数据对齐。

工业控制：在PLC、运动控制系统中分配高精度时钟，减少时序误差。

消费电子：适用于智能电视、机顶盒等需多路时钟驱动的多媒体设备。