



MSL FPGA INC 晶片參數

■ 芯片概述

ADSP-1081AJD 是来自MSL FPGA INC美时龙经典ADSP-10xx系列中的一款数字信号处理器（DSP），以下是其核心信息：

■ 核心参数

架构：基于双运算模块设计，每个模块包含ALU（算术逻辑单元）、乘法器及寄存器组，支持并行处理。

时钟频率：典型指令周期为纳秒级（具体频率需参考数据手册，同系列ADSP-TS10S为300MHz/3.3ns周期）。

■ 功能特性

并行处理能力：双运算模块可独立执行指令，提升实时信号处理效率。

存储器配置：片内集成SRAM（具体容量因型号而异，同系列ADSP-TS101S为6Mb）。

接口支持：提供多通道DMA控制器及链路口，支持高速数据传输。

■ 应用场景

工业控制：用于实时信号处理、电机控制等场景。

通信设备：早期应用于调制解调器、基站信号处理。

音频处理：支持高精度音频编解码及滤波算法。