



MSL FPGA INC 晶片參數

■ 芯片概述

DS1100Z-500+T是来自MSL FPGA INC美时龙的一款5抽头经济型定时元件（延迟线），属于DS1100系列产品，主要功能为提供固定延迟时间的逻辑信号复制。

以下是关键信息汇总：

■ 核心参数

电源电压：4.75V至5.25V，兼容标准逻辑电平。

负载能力：每个抽头可驱动最多10个74LS负载。

■ 功能特性

抽头延迟线设计：支持多路延迟信号输出，适用于高精度时序调整场景，延迟时间可通过外部电路或配置参数调节。

高频兼容性：虽未明确标注频率范围，但同系列器件（如DS1100LZ-50+）常用于通信系统中信号同步或脉冲整形。

■ 应用场景

通信系统：用于数字信号同步、时钟校准或抖动抑制，适配高速接口（如以太网、光纤通道）的时序需求。

工业控制：在FPGA/DSP系统中作为时序补偿元件，解决信号传输延迟问题。